

UNIVERSITI SAINS MALAYSIA

Peperiksaan Semester Kedua
Sidang 1990/91

Mac/April 1991

EEE 206 - Litar Elektronik I

Masa : [3 jam]

ARAHAN KEPADA CALON:

Sila pastikan bahawa kertas peperiksaan ini mengandungi 4 muka surat bercetak dan LIMA (5) soalan sebelum anda memulakan peperiksaan ini.

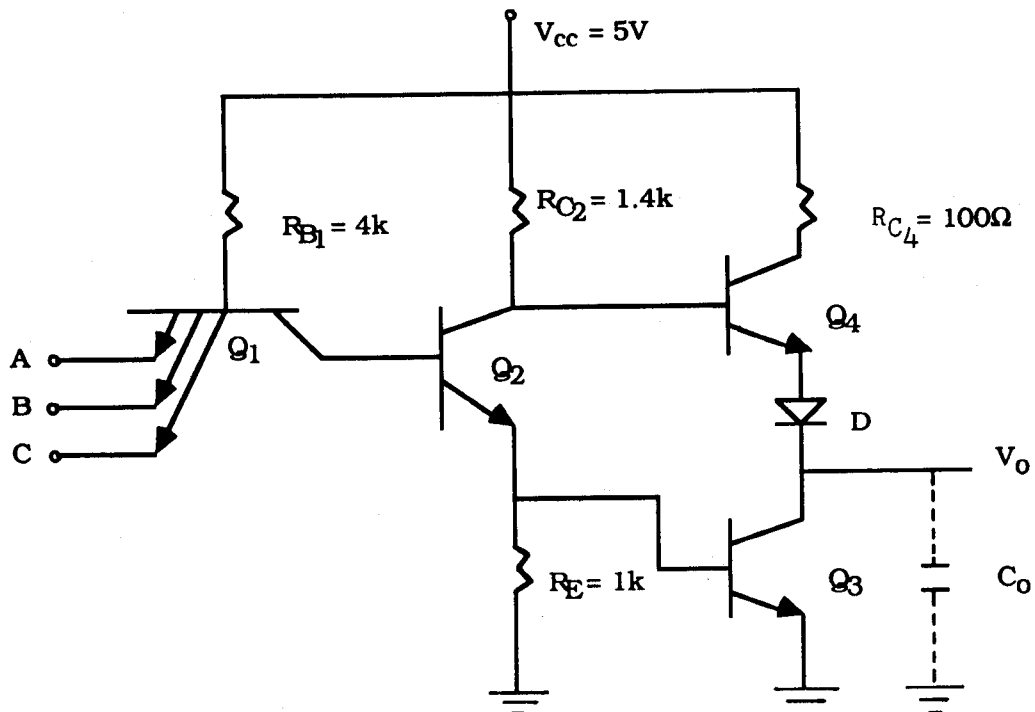
Jawab EMPAT (4) soalan.

Agihan markah bagi setiap soalan diberikan di sut sebelah kanan sebagai peratusan daripada markah keseluruhan yang diperuntukkan bagi soalan berkenaan.

Jawab kesemua soalan di dalam Bahasa Malaysia.

...2/-

1. (a) Apakah yang dimaksudkan dengan sebuah famili logik?
(20%)
(b) Jelaskan dengan bantuan gambarajah ragam-ragam penguisan yang terdapat di dalam IC dwipolar.
(80%)
2. (a) Bincangkan parameter-parameter yang ditentukan untuk membezakan di antara satu famili logik dengan yang lain.
(40%)
(b) Apakah yang akan berlaku kepada get TTL di bawah sekiranya
 - (i) $R_{C4} = 0$
 - (ii) Ketiadaan diod D



(60%)

3. (a) Jelaskan dengan terperinci ciri-pindah litar asas logik ECL.

(60%)

- (b) Kenapa bising tidak memberi masalah pada ECL dibandingkan dengan TTL, walaupun TTL mempunyai bising laluan lebih tinggi?

(40%)

4. (a) Apakah mod penguisan peranti-peranti famili logik ECL?

(10%)

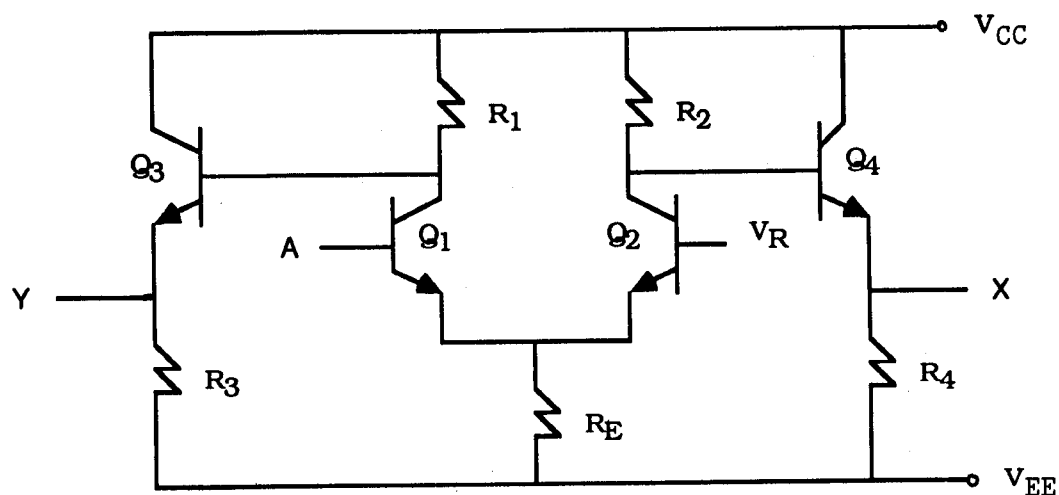
- (b) Terangkan litar asas I²L (logik suntikan terkamil) bersama-sama dengan ciri-ciri voltan-pindahannya.

(30%)

- (c) Untuk litar ECL di bawah, $V_{CC} = 0$, $V_{EE} = -4.5V$, $V_{BE(on)} = 0.8V$, $V_R = -1.2V$, ayunan logik = $0.8V$ simetri di antara voltan rujukan dan $I_E(max) = 5\text{ mA}$ bagi semua transistor. Andaikan paras voltan logik V_{in} dan V_{out} adalah serasi dan abaikan arus tapak.

- (i) Hitung nilai perintang R_3 dan R_4

- (ii) Cari nilai perintang R_1 , R_2 dan R_E



(60%)

5. (a) Apakah boleh get CMOS dipandu oleh get TTL. Jika boleh nyatakan bagaimana? Gunakan nilai tentuan di bawah

(CMOS)

$$V_{OH} = 4.5$$

$$V_{OL} = 0.5V$$

$$I_{OH} = -100 \mu A$$

$$I_{OL} = 360 \mu A$$

(TTL)

$$V_{IH} = 2.0V$$

$$V_{IL} = 0.7V$$

$$I_{IL} = 10 \mu A$$

$$I_{IL} = -0.18 mA$$

(60%)

- (b) Nyata perbezaan di antara get famili TTL dengan CMOS.

(40%)

- oooOooo -